

文章编号: 1006-9941(2023)03-0222-07

集成PN结防护结构的薄膜换能芯片

李慧^{1,2}, 骆建军¹, 任炜², 冯春阳¹, 褚恩义², 陈建华², 李蛟²

(1. 杭州电子科技大学微电子研究院, 浙江 杭州 3100181; 2. 陕西应用物理化学研究所 应用物理化学国家级重点实验室, 陕西 西安 710061)

摘要: 研究设计了一种平面纵向集成PN结(半导体的空间电荷区)结构二极管的薄膜换能元芯片,并制作了3 Ω和4 Ω 2种桥区电阻,每种电阻制备1.0 mm×1.0 mm、1.5 mm×1.5 mm、2.0 mm×4.0 mm 3种芯片尺寸,每种尺寸设计8, 18, 28, 34 V 4种击穿电压的集成芯片样品,其中1.0 mm芯片对应4种击穿电压的芯片,1.5 mm、2.0 mm芯片对应34 V击穿电压进行静电对比试验。为研究集成防护结构对换能元的爆发性能的影响,对3 Ω的1.0 mm集成芯片进行了发火试验测试。结果表明集成薄膜芯片尺寸越大,抗静电能力增强;芯片桥区电阻越大,越容易受到静电干扰损伤,其静电防护性能达500 pF/500 Ω/25 kV。PN结结构的击穿电压越小,其旁路电流的能力越大,对换能元爆发性能的影响越大,击穿电压越大,对换能元的静电防护作用越小。对于33 μF/16 V作用条件的火工品,选择18 V击穿电压的集成芯片说明集成薄膜芯片应用中需要根据换能元的工作电压选用合适的击穿电压,以保证集成芯片既可以防护静电干扰,不影响产品的正常作用。

关键词: 微机电系统;PN结;薄膜换能元;抗静电;发火

中图分类号: TJ55

文献标志码: A

DOI: 10.11943/CJEM2022278

0 引言

微机电系统(MEMS, Micro-Electro-Mechanical System)技术在火工品领域的应用,改变了火工品设计者的传统设计思想,加速了火工品向微型化、智能化、集成化方向的发展。在武器装备微型化、集成化、智能化发展背景的推动下,以MEMS技术为基础的第四代火工品装置^[1-3]结构尺度更小,功能集成度更高,被认为是未来武器装备技术发展的重要支撑。MEMS火工品具有体积小、成本低、可靠性高等诸多优点^[1],为引信及总体装备有更多的空间容纳多传感器探测电路和主装药,提高了弹药的精确度和杀伤力。目前战争中大功率设备的不断增加以及电子战系统、电子脉冲弹和高功率微波武器的出现,使得战场电磁环境日趋复

杂、恶劣,装备对火工品的抗电磁能力提出更高要求^[4-5]。尽管常规火工品薄膜换能元芯片可达到一般规范要求,但在高安全高钝感等方面与武器装备的应用要求还有一定差距^[6-8]。基于MEMS技术的火工品薄膜换能芯片,由于是硅基微电子工艺加工,更容易实现薄膜芯片和功能电路的单片集成,以及与火工品结构的匹配,因此可以采用一体化集成芯片设计,同时提高换能元的安全性可靠性^[9-14]。

国内目前主要采取热敏电阻、二极管等分立器件集成装配的方式,开展火工品抗电磁能力设计^[15],但该种结构使得火工品结构和封装更为复杂,对可靠性造成影响,对于一个系统来说,其结构越复杂,可靠性会越低。近年开展一体化集成研究成为主要方向,2009年,上海交通大学^[16]提出了一种半导体桥芯片系统,将半导体桥、CMOS开关、肖特基二极管以及MOS电容集成到一个芯片,但该设计中的二极管防护有方向,在实际使用中会造成诸多不便,且与一般换能元芯片比较,该芯片体积过大,难以与现有火工器件的尺寸进行匹配,目前只停留在了版图设计层面。2019年,沈冲^[17]将二极管通过MEMS工艺与半导体桥进行集

收稿日期: 2022-11-17; 修回日期: 2023-02-08

网络出版日期: 2023-03-01

作者简介: 李慧(1987-),女,博士研究生,高级工程师。主要研究方向为微电子器件和芯片集成技术。e-mail: lihuilingshi@163.com
通信联系人: 骆建军(1970-),男,教授/博导。主要研究方向为微电子器件和集成电路设计。e-mail: jianjun.luo@hud.edu.cn

引用本文: 李慧, 骆建军, 任炜, 等. 集成PN结防护结构的薄膜换能芯片[J]. 含能材料, 2023, 31(3):222-228.

LI Hui, LUO Jian-jun, REN Wei, et al. Thin Film Transducer Chip with an Integrated PN Junction Protective Structure[J]. Chinese Journal of Energetic Materials (Hanneng Cailiao), 2023, 31(3):222-228.

成,芯片面积 $1.8\text{ mm}\times 1.8\text{ mm}$,实验表明,二极管芯片只可以抵抗 15 kV 静电放电,由于设计和工艺问题,在一次放电之后就失去了保护作用。

为此,本研究提出了一种集成静电防护电路的薄膜换能芯片,基于微电子技术进行了火工品用薄膜换能元与功能电路的集成设计与制作,提高了薄膜芯片抗静电、抗电磁脉冲的能力,实现薄膜芯片和功能电路的单片集成,且芯片尺寸与常规换能元一致,提高火工品的安全性。本研究芯片集成化程度高且有利于小型化设计,MEMS工艺便于大规模制备及封装,降低成本并具有较高质量一致性。

1 薄膜换能芯片集成设计

1.1 薄膜换能元

薄膜换能元是MEMS火工品中实现能量转换功能的核心器件,一般为采用金属薄膜或半导体桥材料制作的平面电阻,并通过电阻发热等形式实现与含能药剂的能量传递与放大。理想的微结构换能元同时具有较低的发火能量和较高的能量转换效率^[18],其发火能量和转换效率主要受换能元电阻值与桥区图形结构的影响。常规薄膜换能元如图1所示,一般由在硅衬底上形成的小型金属薄膜层组成,桥的长度由焊盘的间距决定,焊盘为桥区层提供了低欧姆接触,薄膜换能元电阻根据其应用方向,一般范围为 $1\sim 6\ \Omega$ ^[18],通过引线键合到火工品电极塞的脚线端,从而实现电流沿着桥区流动,发挥其换能作用。

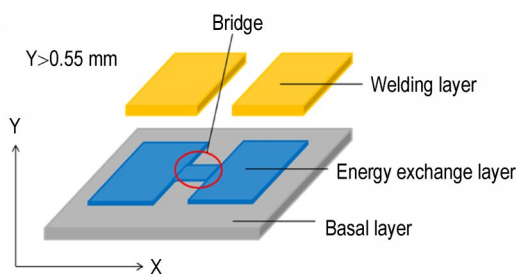


图1 常规薄膜换能元基本结构

Fig.1 Structure of thin film energy exchange element

常规薄膜换能元为叠层平面结构,桥区材料为镍铬、铜、硅等材料,桥区一般为方形,双V形,蛇形等,可在恒流或电容放电条件下发火^[19],可在毫秒甚至微妙级内产生爆炸输出。从安全性角度,常规换能元有钝感型和敏感型,钝感型安全性较高,敏感型较低,为了方便与目前产品性能进行对比,探究本次集成芯片在提升安全性方面的优势,研究主要选用敏感型换能元

进行芯片集成,电阻设计为 $3\ \Omega$ 和 $4\ \Omega$ 两种,其他材料参数选用常规换能元材料。

1.2 芯片集成设计

薄膜换能元作为一种无源器件,面对应用环境中日益复杂严苛的电磁干扰,易遭受射频和静电能量的损伤^[8,12],为提高换能元的安全性可靠性,进行集成二极管PN结(半导体的空间电荷区)防护结构的薄膜换能芯片设计和制作。根据PN结的反向击穿特性将二极管结构与桥区芯片并联,对于高电压的静电、脉冲,二极管PN结可以起到很好的防护效果。当静电脉冲通过脚线传至电火工品上时,二极管很快响应并被击穿形成低阻抗通路。该支路的阻抗与换能元支路阻抗相当,因此静电能量从二极管支路分流走,起到保护换能元的目的;当静电脉冲消失后,二极管又能迅速恢复到初始高阻状态,不对正常的发火信号造成影响。

研究设计的集成PN结防护结构的薄膜换能芯片结构如图2所示,在薄膜桥下层外延制作PN结二极管结构, R 为薄膜换能元桥区电阻, $D1$ 、 $D2$ 为二极管结构,电磁干扰或浪涌注入集成芯片时,注入高电位端PN结正偏,等效为短路,形成电流泄放回路,抗电磁干扰能力得到提高。

前期研究^[19]发现,换能元芯片尺寸对其发火性能有影响,换能元发火条件对二极管结构击穿电压有限制,因此,设计的芯片尺寸和击穿电压需要与换能元适

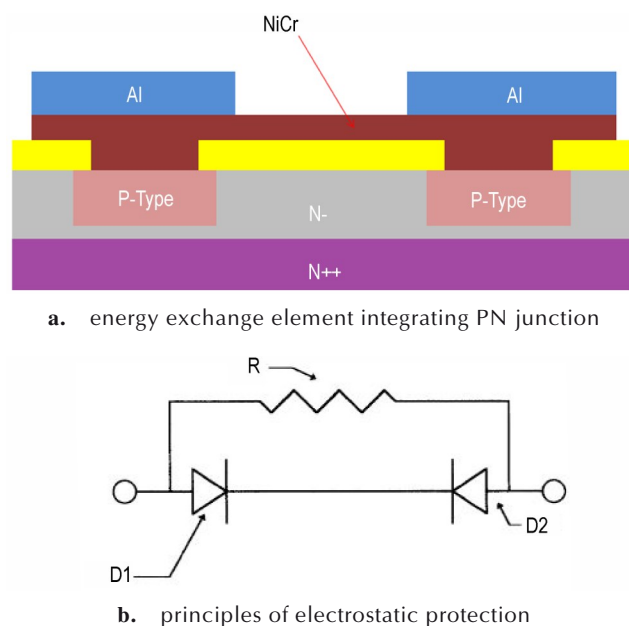


图2 集成PN结防护结构的薄膜换能芯片及防护原理

Fig.2 Energy exchange element integrating PN junction and Principles of electrostatic protection

配才能发挥对安全性和可靠性的作用。设计不同的集成芯片尺寸和集成芯片中二极管结构的击穿电压数值, 研究芯片尺寸和击穿电压对集成芯片安全性和可靠性的影响。研究设计了 8, 18, 28, 34 V 4 种击穿电压参数, 1.0 mm×1.0 mm、1.5 mm×1.5 mm、2.0 mm×4.0 mm 3 种尺寸的集成芯片。通过微电子工艺单片集成, 采用的工艺流程如图 3 所示, 在首先在外延片上进行 B⁺ 离子注入, 退火形成 PN 结, 形成背靠背二极管旁路电路, 然后进行金属溅射和光刻, 形成桥区和焊盘。制作得到 3 种尺寸集成芯片, 如图 4 所示。

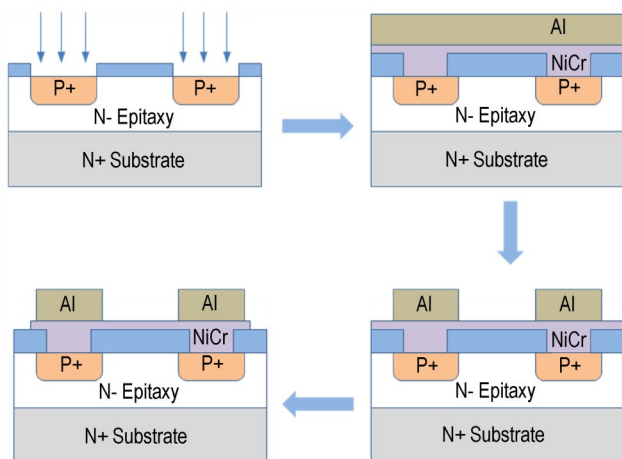


图 3 集成芯片制备流程

Fig.3 Fabrication process of integrated chip

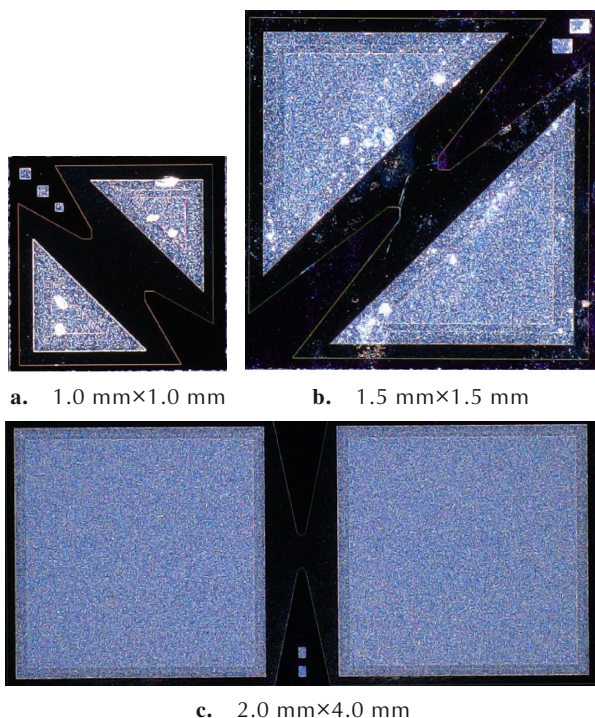


图 4 集成芯片样品照片

Fig.4 Picture of the integrated chips

2 薄膜换能集成芯片性能测试

2.1 样品制备与实验仪器

换能元制作完成后, 对其抗静电和发火性能参数进行测试验证。首先, 用火工品专用陶瓷电极塞对集成换能元芯片进行封装, 采用 3 根直径为 75 μm 的硅铝丝进行键合, 在键合丝上涂覆导电胶, 增加导通电流, 集成芯片的封装样品示例如图 5 所示。

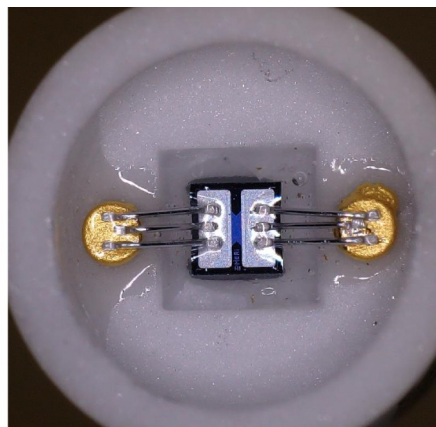


图 5 集成芯片的封装样品图

Fig.5 Photo of integrated chip sample

静电和发火试验用仪器设备均为陕西应用物理化学研究所自研专用设备。静电试验所用仪器包括, 高压直流电源输出电压在 0~35 kV 范围内连续可调, 输出最大电流 1 mA, 精度±5%; 高压开关耐压 35 kV 以上, 输出的漏电电压应不大于充电电压的 5%; 电容器耐压 35 kV 以上, 精度±5%; 放电电阻 500 Ω, 精度±5%; 静电电压表量程不低于 35 kV。

采用如图 6 所示的发火电路系统进行发火试验, 实验装置由储能电容、恒压电源、OSC-LecroyWave-Pro960 数字示波器等组成, 实验原理如图 2 所示。选用 3 Ω 芯片开展发火试验研究, 以 LTNR 含能药剂为主, 获得 1.0 mm×1.0 mm 尺寸的 4 种击穿电压集成芯片样品的发火电压, 每种击穿电压集成芯片准备 30 发的测试样品, 如图 7。



图 6 换能元发火性能测试系统

Fig.6 Ignition system of the energy exchange

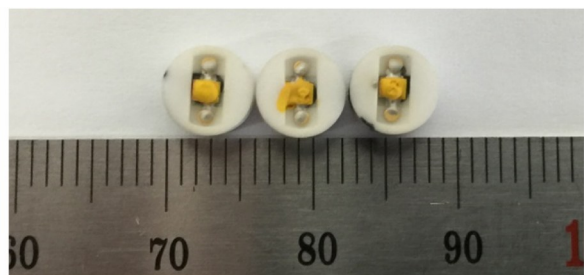


图7 集成芯片发火试验样品

Fig.7 Test chip sample

2.2 实验

静电实验:采用方法如图8所示,对3Ω和4Ω 2种电阻芯片进行静电实验,2种电阻芯片都准备3种尺寸,其中1.0 mm×1.0 mm尺寸的集成芯片,其集成防护PN结的击穿电压为8,18,28,34 V 4种,实验防护PN结击穿电压对芯片的静电防护能力;1.5 mm×1.5 mm、2.0 mm×4.0 mm尺寸的集成芯片,其集成PN结的击穿电压为34 V,实验相同防护参数时,芯片尺寸的静电防护能力,实验芯片样品如图4所示。对芯片进行脚间静电实验,将电容器、电阻接入回路并连接试验线路,高压电源输出导线平行架空布置,将样品放于发火箱内进行接线,将电容器充电到0~30 kV,将高压开关切换至放电回路,对样品进行放电,实验中所选电容为500 pF,电阻为500 Ω。试验时应保证实验室环境温度在25℃左右,相对湿度为55%。实验后采用OLYMPUS的DSX1000型数字显微镜对集成芯片表面损伤状态进行检测,使用DZC-6S型火工品电阻测试仪测试集成芯片电阻参数变化情况,分析PN结结

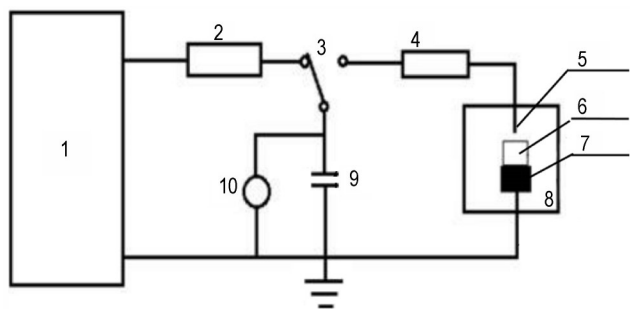


图8 静电试验系统图

1—高压直流电源,2—限流电阻,3—高压开关,4—放电电阻,5—极针,6—样品,7—立柱,8—发火箱,9—储能电容,10—静电电压表

Fig.8 Electrostatic test circuit

1—high voltage DC power, 2—resistance, 3—switch, 4—dischargr resistance, 5—probe, 6—sample, 7—pole, 8—explosion box, 9—energy storage capacitor, 10—electrostatic voltmeter

构对换能芯片的防护能力。

发火试验:采用如图9所示方法,对3Ω电阻芯片进行发火实验,准备的芯片尺寸为1.0 mm×1.0 mm,未集成防护结构和集成防护结构2类,其中集成防护PN结的击穿电压为8,18,28,34 V 4种,实验防护PN结击穿电压对芯片发火能力的影响,实验芯片样品如图7所示。电容选用33 μF电容,电路连接好后,将开关打至电源端,给电容充电。充至实验电压16 V后,将开关打至接电阻一端,使芯片通电发火。用数字示波器采集记录发火过程中集成芯片两端的电压和电流信号。

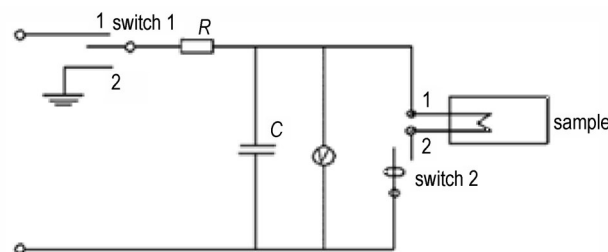


图9 换能元发火性能测试电路

Fig.9 Ignition test circuit of the energy exchange

3 结果与讨论

3.1 静电试验结果与分析

对3Ω和4Ω薄膜换能集成芯片分别进行了500 μF 500 Ω脚间静电试验,测试薄膜换能集成芯片的抗静电性能。为说明集成芯片的抗静电优势,对未集成PN结结构的3Ω和4Ω薄膜换能芯片也进行相同实验,结果见表1。

由表1可以看出,集成PN结构的换能芯片的抗静电能力比未集成的常规换能元的有较大提升。随着集成PN结击穿电压的减小,相同芯片尺寸(1.0 mm×1.0 mm)下,集成薄膜换能集成芯片的临界损伤静电值ESD由20 kV变化为30 kV,即防护能力增大。由此可见,同一电阻、同芯片尺寸下,击穿电压值越小,集成芯片抗静电能力越强。分析认为PN结击穿电压越小,在接收静电能量时,会在越小静电值时形成通路,缓解换能芯片本身承担的静电能量,从而保护其不受损伤,提高抗静电能力。

表1还可以看出,当芯片尺寸增大至1.5 mm×1.5 mm、2.0 mm×4.0 mm时,相同防护结构参数条件下,4Ω的集成薄膜换能集成芯片的临界损伤静电值由20 kV变化为25 kV,即防护能力增大。由此可见,芯片尺寸

表1 3 Ω 和 4 Ω 芯片样品静电试验结果Table 1 Electrostatic test results of the 3 Ω and 4 Ω chip

No	chip size / mm	BV / V	ESD / kV	R_1 / Ω	R_2 / Ω	state of bridge
1	1.0×1.0	not integrated	15	2.86	1.15	no damage, value smaller
2	1.0×1.0	8	30	2.82	2.82	no damage, R no change
3	1.0×1.0	18	30	2.91	2.89	no damage, R no change
4	1.0×1.0	28	30	2.78	2.60	no damage, value smaller
5	1.0×1.0	34	30	2.71	2.12	no damage, value smaller
6	1.5×1.5	34	30	2.93	2.92	no damage, R no change
7	2.0×4.0	34	30	3.15	3.14	no damage, R no change
8	1.0×1.0	not integrated	5	3.62	2.69	no damage, value smaller
9	1.0×1.0	8	30	3.81	3.78	no damage, R no change
10	1.0×1.0	18	30	3.84	3.83	no damage, R no change
11	1.0×1.0	28	30	3.98	3.05	no damage, R no change
12	1.0×1.0	34	20	3.75	2.61	damage, value smaller
13	1.5×1.5	34	25	3.97	4.56	damage, value increased
14	2.0×4.0	34	25	4.18	4.17	no damage, R no change

Note: BV is the breakdown voltage of PN junction; ESD is the electro-Static discharge; R_1, R_2 is the resistance before and after test respectively. No 1-7 is designed 3 Ω , No 8-14 is the design 4 Ω .

越大,对静电防护能力越大,这是因为芯片尺寸越大,集成的PN结面积越大,其贯通后防护结构可通过的静电能量越大,通过换能元芯片桥区的能量越小,从而提高抗静电能力。

3.2 发火性能分析

对尺寸 1.0 mm×1.0 mm,电阻 3 Ω 薄膜换能集成芯片进行了发火试验。通过发火试验测试集成功能结构后对薄膜换能元的发火性能影响规律,对未集成PN结结构的 3 Ω 薄膜换能芯片也进行相同实验,对比实验结果。结果见表2。

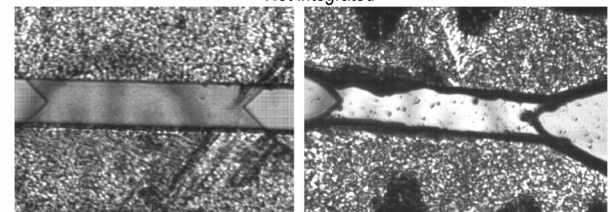
由表2可以看出,集成PN结结构的薄膜芯片,击穿电压大于 8 V时,在 33 μ F/16 V放电条件下芯片正常爆发,爆发时间与未集成结构的常规桥一致,为 24 μ s左右。击穿电压为 8 V时,样品均无法爆发。使用显微镜拍摄试验后 5 种样品的桥区图,如图10所示。由图10可见,集成PN结结构的击穿电压越小,其对薄膜换能元爆发性能的影响越大。分析认为PN结

击穿电压越小,在接收发火能量时,会在越小发火值时形成通路,将需要通过换能桥区的能量分流,减小了通过桥区的能量,使桥区达不到发火条件,从而影响薄膜芯片的发火性能。

结合表1静电实验结果,还可看出在不影响发火性能的前提下,集成PN结结构的击穿电压越小,芯片防护能力越强,因此 33 μ F/16 V放电条件下,尺寸

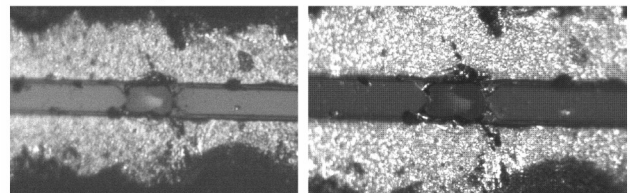


Not integrated



BV 8 V

BV 18 V



BV 28 V

BV 34 V

图10 集成薄膜芯片发火后桥区情况

Fig.10 State of the bridge after ignition

表2 集成薄膜芯片发火试验结果

Table 2 Ignition test results of integrated chip

BV / V	chip number	ignition time / μ s	standard deviation	state
not integrated	30	24.52	0.122681	fired
8	30	-	-	not fired
18	30	25.83	0.095762	fired
28	30	24.83	0.033432	fired
34	30	25.68	0.125878	fired

1.0 mm×1.0 mm的薄膜换能集成芯片防护结构击穿电压选择18 V效果最佳。

4 结论

研究设计制备的平面集成PN结结构的MEMS薄膜换能元为纵向结构,提高了薄膜芯片抗静电、抗电磁脉冲的能力,实现薄膜芯片和功能电路的单片集成,且芯片尺寸与常规换能元一致,提高了火工品的安全性。具有优良的安全性能和高集成化的特点。

集成PN结防护结构的薄膜换能芯片的静电防护性能和发火性能已通过静电实验和发火试验进行了测试,实验结果表明,PN结防护结构的集成对薄膜换能芯片有静电防护能力。随着集成薄膜芯片尺寸越大,其抗静电能力增强;芯片桥区电阻越大,越容易受到静电干扰损伤。PN结结构的击穿电压越大,对薄膜换能元的静电防护作用越小。

PN结防护结构的击穿电压越小,其旁路电流的能力越大,对薄膜换能元爆发性能的影响越大。击穿电压小于8 V时,会对薄膜换能芯片发火造成影响。结合发火条件可知,对于33 μF/16 V作用条件的薄膜换能元火工品,应选择18 V击穿电压的集成芯片。因此,具有适当PN结防护结构的击穿电压设计对于薄膜芯片的抗静电能力至关重要。

参考文献:

- [1] 褚恩义,张方,张蕊,等. 第四代火工品部分概念初步探讨[J]. 火工品, 2018, 1: 1-5.
CHU En-yi, ZHANG Fang, ZHANG Rui, et al. Preliminary discussion on some concepts of the fourth generation initiating explosive devices [J]. *Initiating Explosive Devices*, 2018, 1: 1-5.
- [2] 孔俊峰,李兵. 新一代火工技术及其应用[J]. 国防技术基础, 2010(7):40-43.
KONG Jun-feng, LI Bing. New generation initiating explosive technology and its application [J]. *National Defense Technology Foundation*, 2010 (7): 40-43.
- [3] 张彬,褚恩义,任炜,等. MEMS火工品换能元的研究进展[J]. 含能材料, 2017, 25(5):428-436.
ZHANG Bin, CHU En-yi, REN Wei, et al. Research progress of MEMS initiating explosive device transducer [J]. *Energetic materials*, 2017, 25(5): 428-436.
- [4] MIL-STD-464C. Electromagnetic environmental effects requirements for systems[S]. 2010.
- [5] 赵炳秋,汤仕平,万海军. 电磁辐射对舰载导弹危害及防护技术研究[J]. 舰船电子工程, 2009, 29(8): 199-202.
ZHAO Bing-qiu, TANG Shi-ping, WAN Hai-jun. Research on the harm of electromagnetic radiation to shipborne missiles and protection technology [J]. *Naval Electronics Engineering*, 2009, 29(8): 199-202.
- [6] 陈亚洲,魏光辉. 雷电电磁脉冲对电火工品的损伤机理[J]. 火工品, 1999, (1): 17-20.
CHEN Ya-ya, WEI Guang-hui. Damage mechanism of lightning electromagnetic pulse on electric explosive devices [J]. *Initiating explosive device*, 1999, (1): 17-20.
- [7] KICHOULIYA R, DEVENDER D, RAMASARMA V, et al. Hazards of electromagnetic radiation to ordnance assessment of electro-explosive devices and validation of extrapolation method for estimation of the safety margin at HERO electromagnetic environments[C]// Proceedings of the Electromagnetic Compatibility (EMC), 2011.
- [8] 褚恩义,白颖伟,任炜. 电热火工品脉冲电磁波环境适应性设计方法研究[J]. 火工品, 2013, (4): 15-17.
CHU En-yi, BAI Ying-wei, REN Wei. Research on the design method of environmental adaptability of electric initiating explosive device with pulse electromagnetic wave [J]. *Initiating Explosive Device*, 2013, (4): 15-17.
- [9] Lock B T. Evolution of the military munitions RF environment [C]//Proceedings of the 2009 Electromagnetic Compatibility Symposium Adelaide, 2009.
- [10] 任炜,赵玉龙,褚恩义,等. 微机电火工品薄膜结构换能元[J]. 光学精密工程, 2018, 26(9): 2320-2325.
REN Wei, ZHAO Yu-long, CHU En-yi, et al. Microelectromechanical initiating device film structure transducer [J]. *Optical Precision Engineering*, 2018, 26(9): 2320-2325.
- [11] 朱升成,郭少华,刘举鹏. 电火工品中射频的危害与防护[J]. 兵工安全技术, 2000, (05): 21-23.
ZHU Sheng-cheng, GUO Shao-hua, LIU Ju-peng. Hazard and protection of radio frequency in electric initiating explosive devices [J]. *Military Safety Technology*, 2000, (05): 21-23.
- [12] 赵佳. 半导体桥火工品静电响应特性及其静电防护研究[D]. 南京: 南京理工大学, 2014.
ZHAO Jia. Study on Electrostatic Response Characteristics and Electrostatic Protection of Semiconductor Bridge Initiating Explosive Devices [D]. Nanjing: Nanjing University of Technology, 2014.
- [13] 封青梅. 电磁干扰对电火工品的危害研究[C]//全国电磁兼容学术会议, 1999.
FENG Qing-mei. Study on the harm of electromagnetic interference to electric initiating explosive devices [C]//National Academic Conference on Electromagnetic Compatibility, 1999.
- [14] HAYES M J, HOOPEES T A., JURRAS M I. Detonator Ignition Protection and Detection Circuit. USA: 9, 243, 877B2 [P]. 2015.
- [15] 王军,李勇,周彬,等. 电火工品电磁环境适应性的研究进展及展望[J]. 含能材料, 2017, 25(11): 954-963.
WANG Jun, LI Yong, ZHOU Bin, et al. Research progress and prospect of electromagnetic environmental adaptability of electric initiating devices [J]. *Chinese Journal of Energetic Materials (Hanneng Cailiao)*, 2017, 25(11): 954-963.
- [16] 韩大勇. 单片集成不发火电路的半导体桥的设计研究[D]. 上海: 上海交通大学, 2008.
HAN Da-yong. Design and research of semiconductor bridge for monolithic integrated non-firing circuit [D]. Shanghai: Shanghai Jiaotong University, 2008.
- [17] 沈冲. 单片集成射频及静电防护电路的半导体桥火工品的设计与制备[D]. 上海: 上海交通大学, 2020. DOI:10.27307/d.cnki.gsjtu.2020.002086.

SHEN Chong Design and preparation of semiconductor bridge initiating explosive devices with monolithic integrated RF and electrostatic protection circuits[D]. Shanghai : Shanghai Jiaotong University, 2020. DOI: 10.27307/d.cnki.gsjtu.2020.002086

- [18] 张彬, 褚恩义, 任炜, 等. 厚度对MEMS换能元薄膜电阻率的影响研究[J]. 火工品, 2018, 1:49-53.
ZHANG Bin, CHU Enyi, REN Wei, et al. Study on the influ-

ence of thickness on the resistivity of MEMS transducer films [J] *Initiating explosive device*, 2018, 1:49-53.

- [19] 张彬, 任炜, 褚恩义, 等. 不同桥形微结构换能元的仿真设计与实验研究[J]. 含能材料, 2018, 26(12): 1056-1060.
ZHANG Bin, REN Wei, CHU En-yi, et al. Simulation design and experimental research on different bridge shaped micro structure transducer[J]. *Chinese Journal of Energetic Materials (Hanneng Cailiao)*, 2018, 26(12): 1056-1060.

Thin Film Transducer Chip with an Integrated PN Junction Protective Structure

LI Hui^{1,2}, LUO Jian-jun¹, REN Wei², FENG Chunyang¹, CHU En-yi², CHEN Jian-hua², LI Jiao²

(1. *Micro-Electronics Research Institute, Hangzhou Dianzi University, Hangzhou 310018, China*; 2. *National Key Laboratory of Applied Physics and Chemistry, Shaanxi Applied Physics and Chemistry Research Institute, Xi'an 710061 China*)

Abstract: The planar thin film transducer chip was designed with longitudinally integrated PN junction structure diode, and integrated through microelectronics technology for excellent security performance and high integration characteristics. Each of three different-sized chips with 1.0 mm×1.0 mm, 1.5 mm×1.5 mm and 2.0 mm×4.0 mm, were designed under four breakdown voltages of 8, 18, 28, 34 V, and two kinds of resistance, 3 Ω and 4 Ω. The ignition tests were carried out on the integrated chip to study the impact of the integrated structure on the burst performance of the transducer. Results from the static electricity of these chips show that the larger the size of the integrated thin film chip is, the stronger the antistatic ability, the greater the resistance in the bridge area of the chip, and the more vulnerable to electrostatic interference are. The electrostatic protection performance of designed chip can reach 500 pF/500 Ω/25 kV. The smaller the breakdown voltage is, the greater the bypass current capacity, the greater the impact on the burst performance of the transducer, and the greater the breakdown voltage, but the smaller the electrostatic protection effect are on the energy converter. For initiating explosive devices to be ignited under 33 μF/16 V, the integrated chip with an 18V breakdown voltage should be selected. Therefore, when the integrated thin film chip is applied, it is necessary to select an appropriate breakdown voltage according to the working voltage of the transducer for both a protection against static interference and a necessary avoidance in failure of its normal function.

Key words: MEMS; PN junction; thin film transducer; antistatic; ignition

CLC number: TJ55

Document code: A

DOI: 10.11943/CJEM2022278

(责编: 姜梅)